

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-187065

(43)Date of publication of application : 02.07.2002

(51)Int.Cl. B24B 53/12
 B24D 3/00
 B24D 3/06

(21)Application number : 2000-388994

(71)Applicant : NIPPON STEEL CORP
 YUTAKA DENKI SEISAKUSHO:KK

(22)Date of filing : 21.12.2000

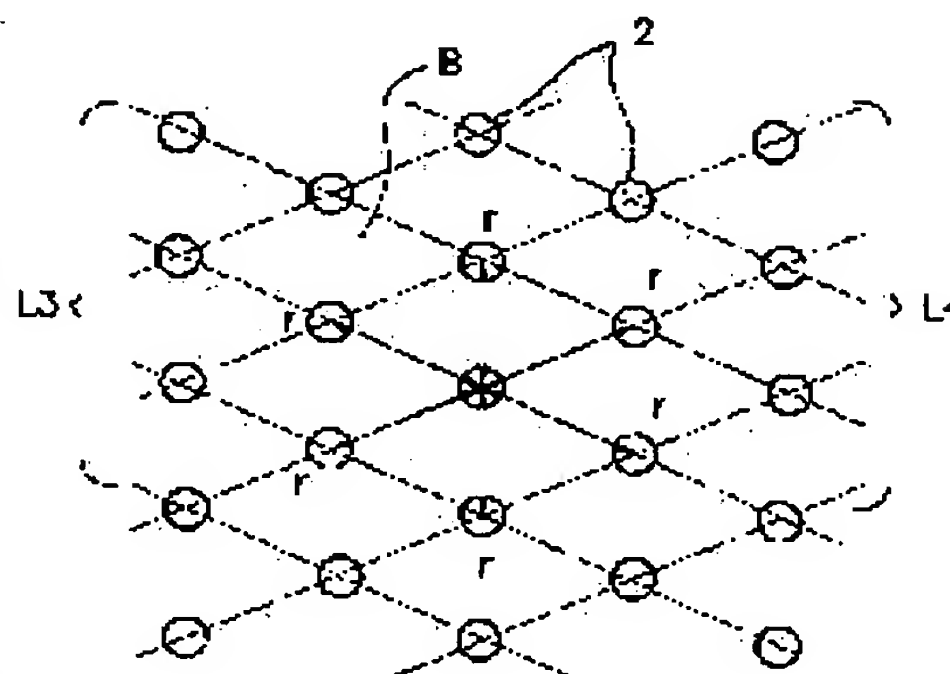
(72)Inventor : KINOSHITA TOSHIYA
 HASHINO HIDEJI
 SATO SETSUO
 ARAKI RYUICHI

(54) DRESSER, ARRANGING METHOD FOR HARD GRAIN USED IN DRESSER AND MANUFACTURING METHOD FOR DRESSER

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress micro-scratch on surfaces of semiconductor substrates and obtain stable dresser characteristics.

SOLUTION: The dresser on abrasive cloth for semiconductor substrate is composed of a supportive part 1 and a plurality of diamond grains 2 brazed onto the surface of supportive part 1. The diamond grains 2 are located at each vertex of unit lattice A consisting of squares or at each vertex of unit lattice B consisting of equilateral triangles, on the supportive part 1. A typical arranging method for diamond grains 2 is as follows. Place an array plate 5 in which regularly arrayed through holes 6 are formed, on the supportive part 1 to which an adhesive 4 is applied, then scatter the diamond grains 2 on the array plate 5. When all the through holes are filled with the diamond grains 2, remove excess diamond grains 2 and dismount the array plate 5 from the surface of supportive part 1.



LEGAL STATUS

[Date of request for examination] 30.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト(参考)
B 2 4 B 53/12		B 2 4 B 53/12	Z 3 C 0 4 7
B 2 4 D 3/00	3 1 0	B 2 4 D 3/00	3 1 0 C 3 C 0 6 3
	3 2 0		3 2 0 B
3/06		3/06	C

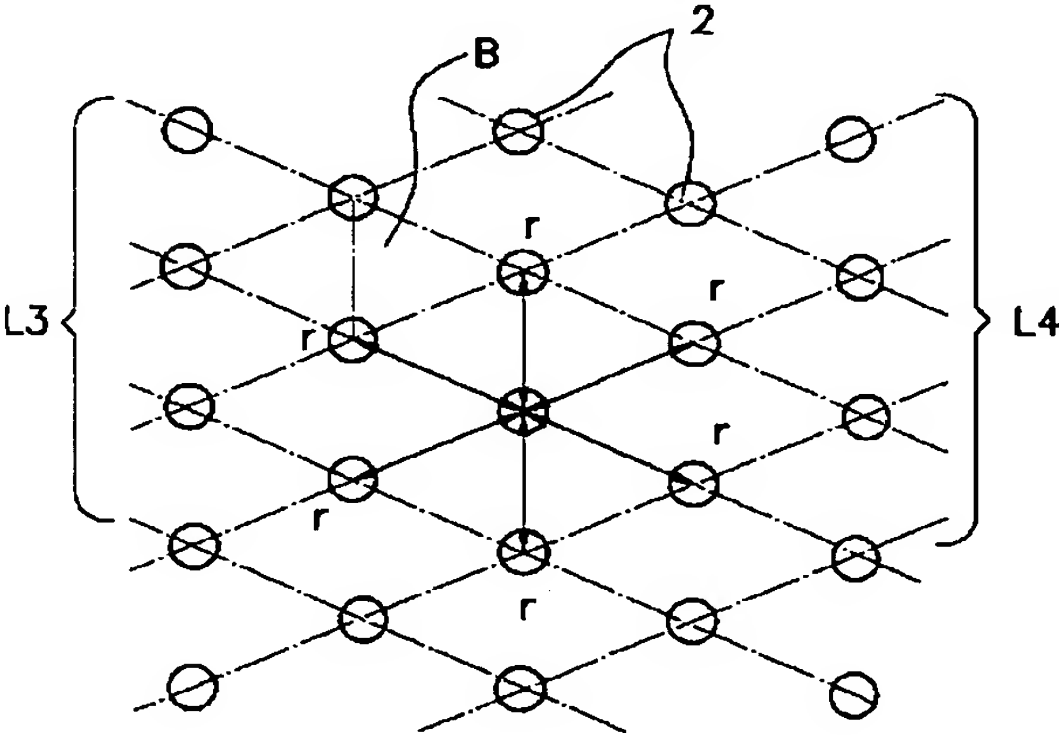
審査請求 未請求 請求項の数11 O L (全 7 頁)

(21)出願番号	特願2000-388994(P2000-388994)	(71)出願人	000006655 新日本製鐵株式会社 東京都千代田区大手町 2 丁目 6 番 3 号
(22)出願日	平成12年12月21日(2000. 12. 21)	(71)出願人	000138543 株式会社ユタカ電機製作所 神奈川県川崎市中原区荏宿228番地
		(72)発明者	木下 俊哉 神奈川県川崎市中原区荏宿228番地 株式 会社ユタカ電機製作所内
		(74)代理人	100090273 弁理士 國分 孝悦

最終頁に続く

(54)【発明の名称】 ドレッサー、ドレッサーに使用する硬質砥粒の配列方法、及びドレッサー製造方法

(57)【要約】
【課題】 半導体基板表面のミクロスクラッチ傷を抑え
るとともに、安定したドレッサー特性が得られるように
する。
【解決手段】 半導体基盤用研磨布のドレッサーは、支
持部材 1 と、支持部材 1 の面上にろう付けされた複数の
ダイヤモンド粒 2 とからなり、備支持部材 1 の表面にお
いて、正方形で作られる単位格子 A の各頂点にダイヤモ
ンド粒 2 を配置、或いは、正三角形で作られる単位格子
B の各頂点にダイヤモンド粒 2 を配置している。ダイヤ
モンド粒 2 の配列方法としては、例えば、接着剤 4 を塗
布した支持部材 1 の表面上に、規則的に配列させられた
貫通穴 6 の形成された配列板 5 を載置した状態で、配列
板 5 上にダイヤモンド粒 2 を散布する。ダイヤモンド粒
2 が全ての貫通穴 6 に入り込んだならば、余分なダイヤ
モンド粒 2 を取り除いた後、配列板 5 を支持部材 1 の表
面から取り外す。



【特許請求の範囲】

【請求項 1】 支持部材と、前記支持部材の面上に設けられた複数の硬質砥粒とを備えたドレッサーであって、前記複数の硬質砥粒が前記支持部材の面上に規則的に配列させられていることを特徴とするドレッサー。

【請求項 2】 前記硬質砥粒が、前記支持部材の面上で正方形で作られる単位格子の各頂点に配置されることを特徴とする請求項 1 に記載のドレッサー。

【請求項 3】 前記硬質砥粒が、前記支持部材の面上で正三角形で作られる単位格子の各頂点に配置されることを特徴とする請求項 1 に記載のドレッサー。

【請求項 4】 支持部材と、前記支持部材の面上に設けられた複数の硬質砥粒とを備えたドレッサーであって、前記硬質砥粒が存在する一定面積の領域間で、前記硬質砥粒の密度のばらつきが±50%以内であることを特徴とするドレッサー。

【請求項 5】 前記硬質砥粒はダイヤモンド粒であることを特徴とする請求項 1～4 のいずれか 1 項に記載のドレッサー。

【請求項 6】 チタン、クロム、又はジルコニウムより選ばれた 1 種以上を 0.5～20wt% 含む熔点 650℃～1200℃の合金を用いて、前記ダイヤモンド粒を金属及び／又は合金からなる前記支持部材に、単層、ろう付けし、前記ダイヤモンド粒と前記合金との界面にチタン、クロム、又はジルコニウムより選ばれた金属の炭化物層が形成されていることを特徴とする請求項 5 に記載のドレッサー。

【請求項 7】 規則的に配列させられた複数の貫通穴が形成された薄板状の配列部材を被配列面上に位置させる手順と、前記配列部材の各貫通穴に硬質砥粒を入れ込む手順とを有することを特徴とするドレッサーに使用する硬質砥粒の配列方法。

【請求項 8】 前記被配列面は、ドレッサーを構成する支持部材の表面であることを特徴とする請求項 7 に記載のドレッサーに使用する硬質砥粒の配列方法。

【請求項 9】 複数の硬質砥粒を規則的に配列させた状態で保持部材に保持する手順と、前記保持部材により保持された硬質砥粒を、ドレッサーを構成する支持部材の表面に転写する手順とを有することを特徴とするドレッサーに使用する硬質砥粒の配列方法。

【請求項 10】 前記保持部材には前記硬質砥粒を保持するための第 1 の接着手段を設け、前記支持部材の表面には第 2 の接着手段を設け、これら第 1、2 の接着手段の性質に差を持たせたことを特徴とする請求項 9 に記載のドレッサーに使用する硬質砥粒の配列方法。

【請求項 11】 請求項 7～10 のいずれか 1 項に記載のドレッサーに使用する硬質砥粒の配列方法を利用して前記硬質砥粒を前記支持部材の表面上に配列させた後、

前記硬質砥粒を前記支持部材の表面に固着することを特徴とするドレッサー製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体基板用の研磨布の目詰まりを解消し、異物を除去するのに使用されるドレッサー、ドレッサーに使用する硬質砥粒の配列方法、及びドレッサー製造方法に関する。

【0002】

【従来の技術】ウェハのポリッシングにおいては、CMP (Chemical Mechanical Polishing) と呼ばれる研磨方法が提案されている。CMP は、機械的研磨作用に化学的研磨作用を重畳して働かせることにより、研磨速度の確保と被研磨材が無欠陥であることの両立を可能としたものであり、シリコンウェハの仕上げポリッシング工程で広く使用されている。

【0003】また、近年ではデバイスの高集積化に伴い、集積回路を製造する所定の段階で、ウェハ表面やウェハ表面に導電体・誘電体層が形成された半導体基板表面を研磨することが必要になってきた。半導体基板は、研磨されて、高い隆起や結晶格子損傷、引っかき傷、粗さ等の表面欠陥、又は埋もれた異物粒子が除去される。通常、この工程は、ウェハ上に種々の素子及び集積回路を形成する間に行われる。この研磨工程では、シリコンウェハの仕上げポリッシング工程と同様に、研磨速度と無欠陥であることの両立が必要である。化学スラリーを導入することにより、半導体表面により大きな研磨除去速度及び無欠陥性が与えられる化学的かつ機械的平坦化が行われる。

【0004】CMP 工程の一例としては、図 8 に示すように、例えば 5～300nm 程度の粒径を有するシリカ粒子を苛性ソーダ、アンモニア及びアミン等のアルカリ溶液に懸濁させて PH9～12 程度に化学スラリー 101 と、ポリウレタン樹脂等からなる研磨布 102 とが用いられる。研磨時には、化学スラリー 101 を流布しながら、半導体基板 103 を研磨布 102 に適当な圧力で当接させ、同図の矢印に示すように相対回転させることにより研磨が行われる。

【0005】そして、前記研磨布 102 のドレッシング法としては、研磨布 102 に水又は化学スラリーを流しながら、ドレッサーを用いたブラッシングを行って、研磨布 102 の目詰まりを解消し、異物を除去していた。ドレッサーを用いたブラッシングは、半導体基板 103 の研磨が終わった後に、ドレッサーを研磨布 102 に当接させるか、或いは、半導体基板 103 の研磨と同時に、半導体基板 103 が当接する位置とは別の位置でドレッサーを研磨布 102 に当接させるかして行われる。

【0006】

【発明が解決しようとする課題】従来の研磨布のブラッシングに用いられるドレッサーでは、図 9 に示すよう

に、円板状の支持部材201の表面に、硬質砥粒としてダイヤモンド粒202を手で撒く等して適当に均一に分布させた後、これらダイヤモンド粒202を固着させていた。

【0007】しかし、この場合、いかに丁寧にダイヤモンド粒202を散布したとしても、その分布には粗密ができてしまう。このようにダイヤモンド粒202の分布に粗密ができたドレッサーを使用すると、ダイヤモンド粒202の集合部分（密部分）に化学スラリー中の砥粒が凝集しやすくなってしまふ。そして、その砥粒の凝集が研磨布（図8中102）に付着し、半導体基板（図8中103）にミクロスクラッチ傷をつけてしまうといった深刻な問題を引き起こしていた。

【0008】また、ダイヤモンド粒202の不均一な分布は、ドレッサー固体間での相違の原因となり、安定したドレッサー特性の発現が妨げられていた。

【0009】本発明は前記のような点に鑑みてなされたものであり、半導体基板表面のミクロスクラッチ傷を抑えるとともに、安定したドレッサー特性が得られるようにすることを目的とする。

【0010】

【課題を解決するための手段】本発明のドレッサーは、支持部材と、前記支持部材の面上に設けられた複数の硬質砥粒とを備えたドレッサーであって、前記複数の硬質砥粒が前記支持部材の面上に規則的に配列させられている点に特徴を有する。

【0011】また、本発明のドレッサーの他の特徴とするところは、前記硬質砥粒が、前記支持部材の面上で正方形で作られる単位格子の各頂点に配置される点にある。

【0012】また、本発明のドレッサーの他の特徴とするところは、前記硬質砥粒が、前記支持部材の面上で正三角形で作られる単位格子の各頂点に配置される点にある。

【0013】また、本発明の別のドレッサーは、支持部材と、前記支持部材の面上に設けられた複数の硬質砥粒とを備えたドレッサーであって、前記硬質砥粒が存在する一定面積の領域間で、前記硬質砥粒の密度のばらつきが±50%以内である点に特徴を有する。

【0014】また、本発明のドレッサーの他の特徴とするところは、前記硬質砥粒はダイヤモンド粒である点にある。

【0015】また、本発明のドレッサーの他の特徴とするところは、チタン、クロム、又はジルコニウムより選ばれた1種以上を0.5～20wt%含む融点650℃～1200℃の合金を用いて、前記ダイヤモンド粒を金属及び／又は合金からなる前記支持部材に、単層、ろう付けし、前記ダイヤモンド粒と前記合金との界面にチタン、クロム、又はジルコニウムより選ばれた金属の炭化物層が形成されている点にある。

【0016】本発明のドレッサーに使用する硬質砥粒の配列方法は、規則的に配列させられた複数の貫通穴が形成された薄板状の配列部材を被配列面上に位置させる手順と、前記配列部材の各貫通穴に硬質砥粒を入れ込む手順とを有する点に特徴を有する。

【0017】また、本発明のドレッサーに使用する硬質砥粒の配列方法の他の特徴とするところは、前記被配列面は、ドレッサーを構成する支持部材の表面である点にある。

【0018】また、本発明の別のドレッサーに使用する硬質砥粒の配列方法は、複数の硬質砥粒を規則的に配列させた状態で保持部材に保持する手順と、前記保持部材により保持された硬質砥粒を、ドレッサーを構成する支持部材の表面に転写する手順とを有する点に特徴を有する。

【0019】また、本発明のドレッサーに使用する硬質砥粒の配列方法の他の特徴とするところは、前記保持部材には前記硬質砥粒を保持するための第1の接着手段を設け、前記支持部材の表面には第2の接着手段を設け、これら第1、2の接着手段の性質に差を持たせた点にある。

【0020】本発明のドレッサー製造方法は、上記ドレッサーに使用する硬質砥粒の配列方法を利用して前記硬質砥粒を前記支持部材の表面上に配列させた後、前記硬質砥粒を前記支持部材の表面に固着する点に特徴を有する。

【0021】上記のようにした本発明においては、硬質砥粒の分布に粗密がなくなるので、当該ドレッサーを使用しても、硬質砥粒の密部分にスラリー中の砥粒が凝集してしまうようなことがない。

【0022】

【発明の実施の形態】以下、図面を参照して、本発明の半導体基板用研磨布のドレッサー、半導体基板用研磨布のドレッサーに使用する硬質砥粒の配列方法、及びドレッサー製造方法の実施の形態について説明する。

【0023】図1を用いて、ドレッサーについて説明する。同図に示すように、ステンレス鋼等からなる円板状の支持部材1の表面には、硬質砥粒としてダイヤモンド粒2が固着されている。なお、図1に示す外観は一例であり、支持部材1の表面全てにダイヤモンド粒2が存在しなくてもよく、例えば、支持部材1の表面に化学スラリーを逃すための逃し溝を形成する等してもよい。

【0024】図2、3は、支持部材1の表面を拡大した図であり、ダイヤモンド粒2の配列を示す。図2に示すものは、ダイヤモンド粒2を基盤状に配列したものであり、支持部材1の表面において、正方形で作られる単位格子Aの各頂点にダイヤモンド粒2を配置している。換言すれば、同図において一点鎖線で示すように、一定の間隔において平行に並ぶ第1の直線群L₁と、一定の間隔において平行に並び、前記第1の直線群L₁と90度

の角度を持って交わる第2の直線群 L_2 （図1中の横線）とを考え、これら直線群 L_1 、 L_2 の交点にダイヤモンド粒2を配置している。

【0025】図3に示すものは、ダイヤモンド粒2をハニカム状に配列したものであり、支持部材1の表面において、正三角形で作られる単位格子Bの各頂点にダイヤモンド粒2を配置している。換言すれば、同図において一点鎖線で示すように、一定の間隔をおいて平行に並ぶ第3の直線群 L_3 と、一定の間隔をおいて平行に並び、前記第3の直線群 L_3 と120度の角度を持って交わる第4の直線群 L_4 とを考え、これら直線群 L_3 、 L_4 の交点にダイヤモンド粒2を配置している。

【0026】図2に示す配列では、あるダイヤモンド粒2に対して、上下左右方向に隣り合う4つのダイヤモンド粒2までの距離が r となり、また、斜め方向に隣り合う4つのダイヤモンド粒2までの距離が $(\sqrt{2})r$ となる。

【0027】図3に示す配列では、あるダイヤモンド粒2に対して、隣り合う6つのダイヤモンド粒2までの距離が全て r となる。したがって、図3に示す配列の方がダイヤモンド粒2の分布がより厳密な意味で均一となり、より優れたドレッサー特性を得ることができる。

【0028】以下、図4～7を参照して、ダイヤモンド粒2の配列方法について説明する。本実施の形態では、次の2通りの方法により、ダイヤモンド粒2を配列させている。

【0029】第1の方法では、図4に示すように、ろう材3が設けられた支持部材1の表面に、接着剤4を塗布しておく。そして、接着剤4を塗布した支持部材1の表面上に配列板5を載置して、マスキングする。

【0030】配列板5には、図5にも示すように、ダイヤモンド粒2を配列させるための貫通穴6が形成されている。すなわち、配列板5には、図2、3に示す配列と同様に貫通穴6が配列させられている。貫通穴6の口径 X は、ダイヤモンド粒2のサイズ D に対して、 $1.0D < X < 2.0D$ となっており、1つの貫通穴6に1個以上のダイヤモンド粒2が同時に入り込まないようにしている。なお、配列板5の周囲には、飛散防止用壁5aが設けられている。

【0031】図4に示すように、前記配列板5を支持部材1の表面に載置した状態で、配列板5上にダイヤモンド粒2を散布する。このとき、配列板5に適当な振動を加える等して、ダイヤモンド粒2が全ての貫通穴6に入り込むようにする。全ての貫通穴6にダイヤモンド粒2が入り込んだならば、配列板5上の余分なダイヤモンド粒2をはけ等を用いて取り除く。その後、配列板5を支持部材1の表面から取り外せば、ダイヤモンド粒2は、図2、3に示すように配列された状態で支持部材1の表面上に残ることになる。

【0032】以上述べたようにして支持部材1の表面に

ダイヤモンド粒2を配列させたならば、単層、ろう付けを行い、ダイヤモンド粒2を固定する。このろう付けの際に、支持部材1の表面に塗布された接着剤4はろう材3への加熱によって昇華し、支持部材1の表面上に残留しない。

【0033】なお、第1の方法において、配列板5の代わりに、ワイヤで編まれたメッシュを用いてもよい。すなわち、メッシュの各開口部分を配列板5でいう貫通穴6として使用し、該開口部分にダイヤモンド粒2を入れ込んで、支持部材1の表面に配列させる。

【0034】第2の方法では、前記第1の方法のようにダイヤモンド粒2を支持部材1の表面に直接的に配列するのではなく、粘着シート等の保持部材にいったん配列させてから、支持部材1の表面に転写するようにしている。

【0035】図6(a)に示すように、配列板7には、ダイヤモンド粒2を配列させるための凹部8が形成されている。すなわち、配列板7には、図2、3に示す配列と同様に凹部8が配列させられている。なお、凹部8の口径 X を、ダイヤモンド粒サイズ D に対して、 $1.0D < X < 2.0D$ とすることは、前記第1の方法で述べた貫通穴6と同じである。

【0036】前記配列板7上にダイヤモンド粒2を散布する。このときも、前記第1の方法で説明したように、配列板7に適当な振動を加える等して、ダイヤモンド粒2が全ての凹部8に入り込むようにする。全ての凹部8にダイヤモンド粒2が入り込んだならば、配列板7上の余分なダイヤモンド粒2をはけ9等を用いて取り除く。

【0037】次に、配列板7の凹部8が開口する面に粘着シート10を貼り付ける。そして、図6(b)に示すように、配列板7の上下を逆にする等して、粘着シート10を剥がすと、粘着シート10にダイヤモンド粒2が配列された状態で保持されることになる。

【0038】前記粘着シート10のダイヤモンド粒2を保持する粘着面を、接着剤4が塗布された支持部材1の表面に貼り合わせるようにする。したがって、図7に示すように、ダイヤモンド粒2は、一端が粘着シート10側で、他端が支持部材1の表面側で支持された状態となる。その後、支持部材1の表面側にダイヤモンド粒2を残し、粘着シート10だけを取り除けば、ダイヤモンド粒2を支持部材1の表面上に配列させることができる。

【0039】粘着シート10だけを取り除く手法としては、例えば、粘着シート10の接着材の溶解性と、支持部材1側の接着剤4の溶解性とに差を持たせておけばよい。この場合、図7に示す状態で粘着シート10の接着剤が溶けるような環境にすれば、支持部材1側の接着剤4は保持力を維持したまま、粘着シート10の接着材だけを溶かし、粘着シート10だけを取り除くことができる。

【0040】以上述べたようにして支持部材1の表面に

ダイヤモンド粒2を配列させたならば、単層、ろう付けを行い、ダイヤモンド粒2を固定する。このろう付けの際に、支持部材1の表面に塗布された接着剤4はろう材3への加熱によって昇華し、支持部材1の表面上に残留しない。

【0041】なお、第2の方法では、配列板7に凹部8を形成するようにしたが、貫通穴としてよい。この場合、図4に示す支持部材1を粘着シート10に変更すれば、粘着シート10にダイヤモンド粒を配列させることができるので、それを支持部材1の表面に転写すればよい。

【0042】以上述べたように本実施の形態によれば、ダイヤモンド粒を規則的に配列させているので、ダイヤモンド粒の分布に粗密がなく、当該ドレッサーを使用しても、ダイヤモンド粒の密部分にスラリー中の砥粒が凝集することがなくなり、半導体基板表面のミクロスクラッチ傷を最小限に抑えることができる。また、ドレッサー間での固体差がなくなり、安定したドレッサー特性を得ることができる。

【0043】なお、本実施の形態では、図2、3に示すようにダイヤモンド粒を配列させたが、ダイヤモンド粒の分布に粗密ができないようにするといった点からいえば、図2、3に示す以外の配列でも、ダイヤモンド粒の密度について一定の規則を有するようにすればよい。例えば、支持部材1の表面のうちダイヤモンド粒2が存在するエリアにおいて、ダイヤモンド粒2が平均数個～数十個、例えば20個存在するある一定面積の領域間で、ダイヤモンド粒2の密度のばらつきが±50%以内に収まっていればよい。

【0044】また、本実施の形態では、本発明でいう硬質砥粒としてダイヤモンド粒2を用いたが、その他の材質、例えば立方晶窒化ホウ素、炭化ホウ素、炭化珪素又は酸化アルミニウム等からなるものであってもよい。

【0045】また、ダイヤモンド粒2の支持部材1への固着方法としては、ろう付け以外の方法、例えばニッケル電着等により固着させてもよい。

【0046】ここで、好適な一例として、ダイヤモンド粒をろう付けにより固着する方法について説明すると、ろう材として、チタン、クロム、又はジルコニウムより選ばれた1種以上を0.5～20wt%含む融点650℃～1200℃の合金を用いることにより、ダイヤモンド粒とろう付け合金との界面に当該金属の炭化物層が形成される。ろう材に含まれるチタン、クロム、又はジルコニウムより選ばれた1種以上を0.5～20wt%とするのは、0.5wt%より少ない含有量ではダイヤモンド-ろう付け合金の界面に当該金属の炭化物層が形成されないためであり、20wt%添加すれば十分な接合強度を示す炭化物層が形成されるためである。

【0047】ろう付け合金を融点650℃～1200℃の合金とするのは、650℃未満のろう付け温度では、

接合強度が得られず、1200℃超のろう付け温度では、ダイヤモンドの劣化が起こるので好ましくないからである。

【0048】ろう付け合金の厚さは、ダイヤモンド粒の0.2～1.5倍の厚さが適当である。薄すぎると、ダイヤモンドとろう付け合金との接合強度が低くなり、厚すぎると、ろう材と支持部材との剥離が起こりやすくなるためである。

【0049】ダイヤモンド粒の径は、50μm～300μmとすることが好ましい。50μm未満の微粒ダイヤモンド粒では、十分な研磨速度が得られず、また、凝集しやすい傾向があり、脱落しやすくなるためである。また、300μm超の粗粒のダイヤモンド粒では、研磨時の応力集中が大きくなり、脱落しやすくなるためである。

【0050】

【実施例】ダイヤモンド粒径を150～210μmとし、フェライト系ステンレス製の支持部材にAg-Cu-3Zr（融点：800℃）のろう付け金属を用いて、 10^{-5} Torrの真空中、ろう付け温度850℃で30分間保持し、単層、ろう付けした。ドレッサーは、従来タイプA（ダイヤモンド粒を手で撒いたもの）、タイプB（図2示す碁盤状配列）、タイプC（図3に示すハニカム状配列）の3つのタイプについて、それぞれ10枚ずつ準備した。

【0051】そして、各ドレッサーについて、10枚のTEOS膜付き半導体ウェハについて研磨実験を行った。すなわち、A、B、Cの各タイプについて、100枚ずつ研磨を行った。ドレッシングは、1回の研磨ごとに2分間行った。

【0052】その後、100枚の研磨したウェハから10枚ごとに1枚ずつ、計10枚のウェハについてミクロスクラッチの数を計測した。タイプAのドレッサーを使用した場合におけるミクロスクラッチ傷の数を100とすると、タイプB、Cのドレッサーを使用した場合におけるミクロスクラッチ傷の数の相対値は、それぞれ26、17となった。

【0053】この結果からも、B、Cタイプのドレッサーでは、Aタイプの従来のドレッサーに比べて、ウェハ表面のミクロスクラッチ傷を大幅に減少させられることがわかった。また、ドレッサー間でのドレッサー特定の差が小さいので、安定した量産CMPプロセスを実現することが可能となる。

【0054】

【発明の効果】以上述べたように本発明によれば、当該ドレッサーを使用しても硬質砥粒の密部分にスラリー中の砥粒が凝集してしまうことがなくなり、半導体基板表面のミクロスクラッチ傷を最小限に抑えることができる。また、ドレッサー間での固体差がなくなり、安定したドレッサー特性を得ることができるので、安定した量

産CMPプロセスを実現することが可能となる。

【図面の簡単な説明】

【図1】ドレッサーについて説明するため図である。

【図2】ダイヤモンド粒2の配列の一例を示す図である。

【図3】ダイヤモンド粒2の配列の一例を示す図である。

【図4】第1の方法によるダイヤモンド粒2の配列方法を説明するための図である。

【図5】配列板5を説明するための図である。

【図6】第2の方法によるダイヤモンド粒2の配列方法を説明するための図である。

【図7】第2の方法によるダイヤモンド粒2の配列方法を説明するための図である。

【図8】CMP工程を説明するための図である。

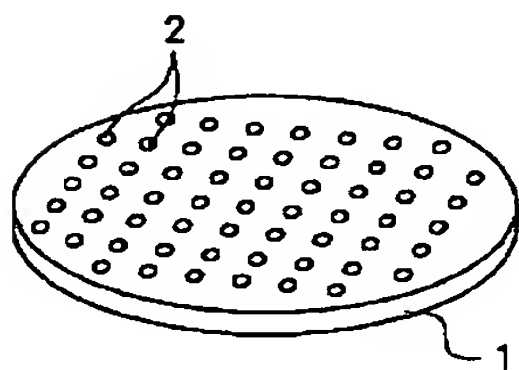
【図9】従来のドレッサーについて説明するための図で

ある。

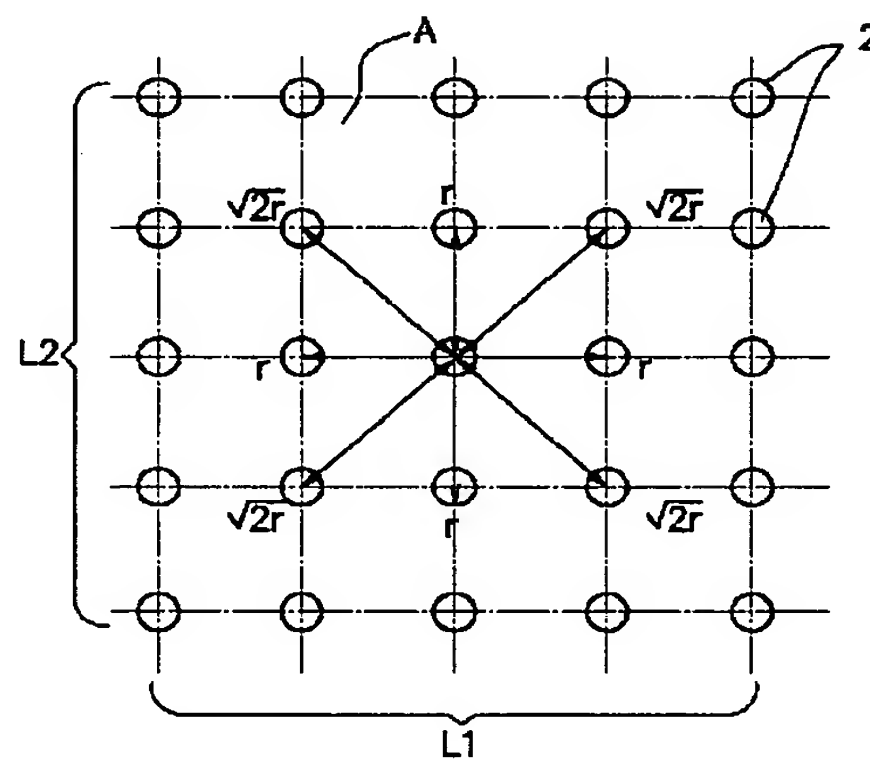
【符号の説明】

- 1 支持部材
- 2 ダイヤモンド粒
- 3 ろう材
- 4 接着剤
- 5 配列板
- 5a 飛散防止用壁
- 6 貫通穴
- 7 配列板
- 8 凹部
- 9 はけ
- 10 粘着シート
- 101 化学スラリー
- 102 研磨布
- 103 半導体基板

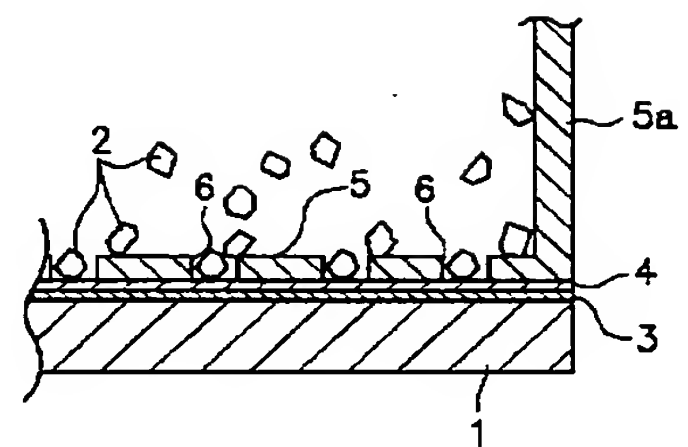
【図1】



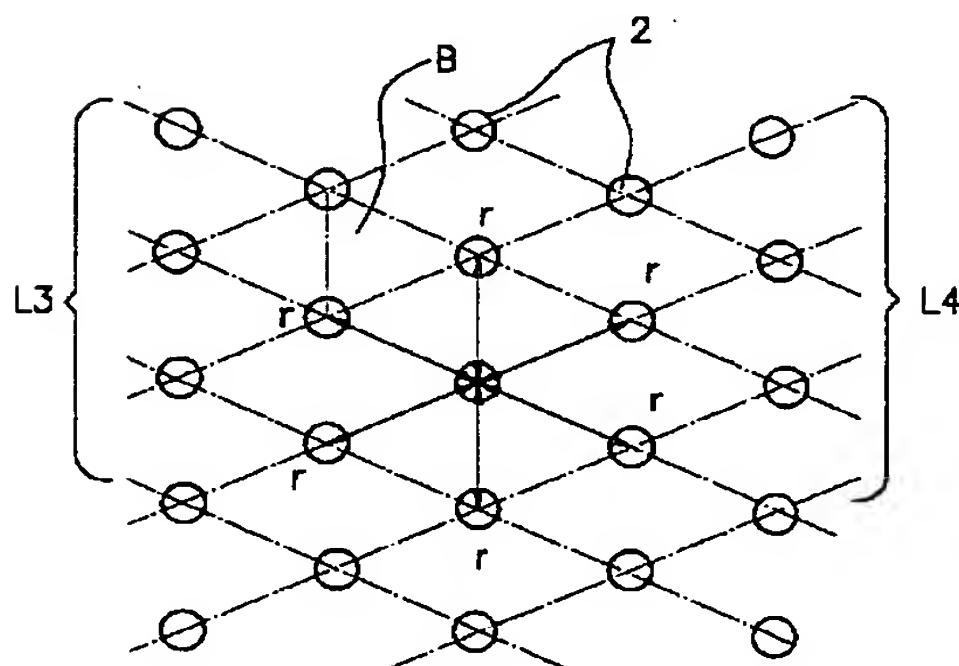
【図2】



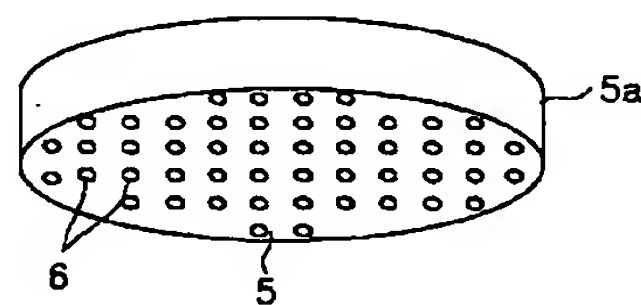
【図4】



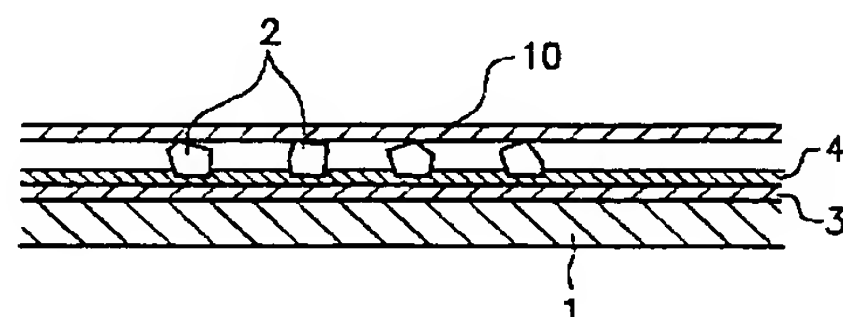
【図3】



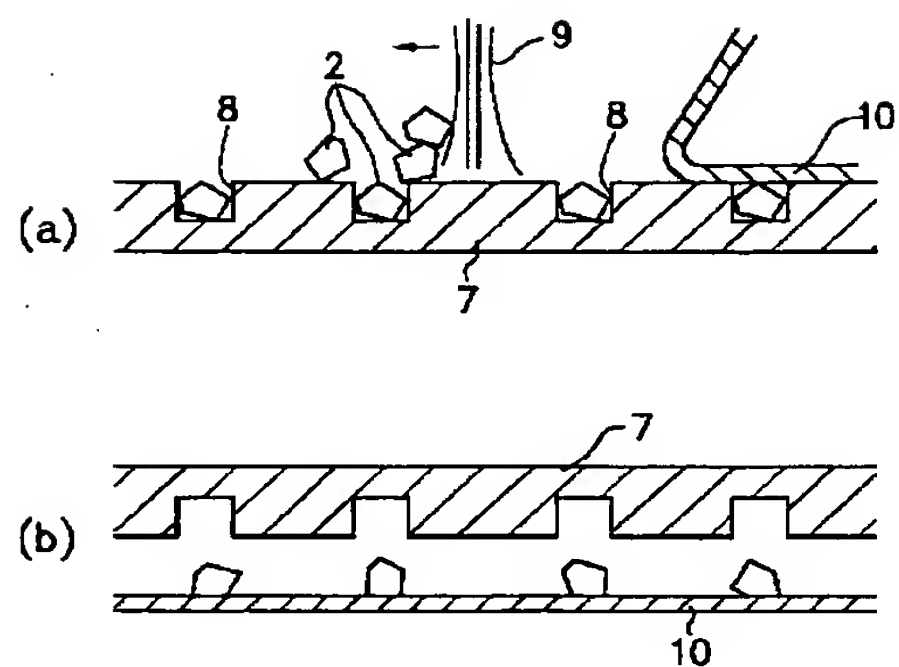
【図5】



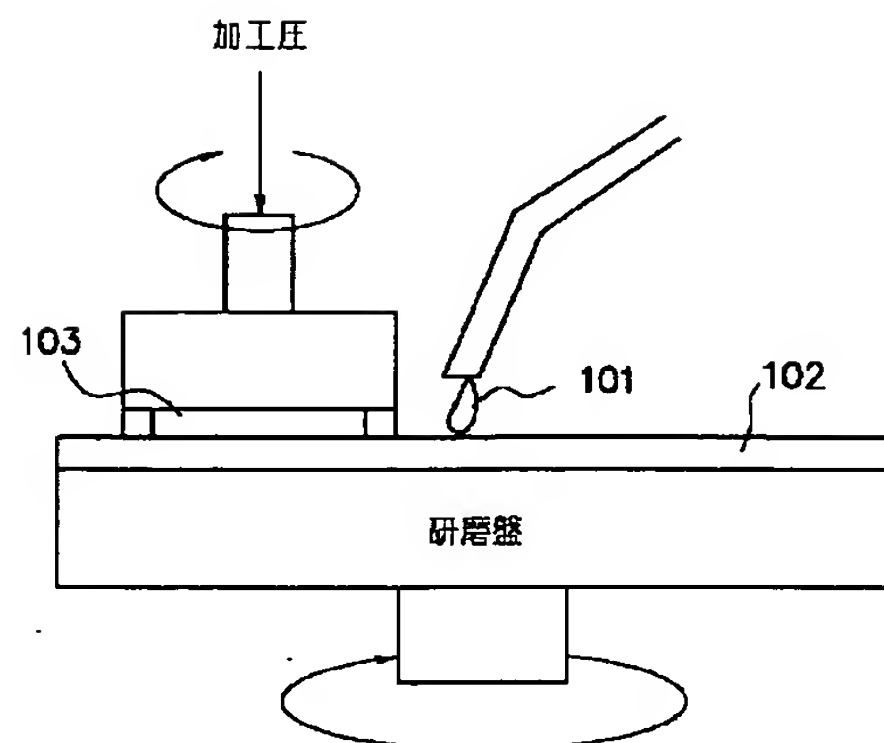
【図7】



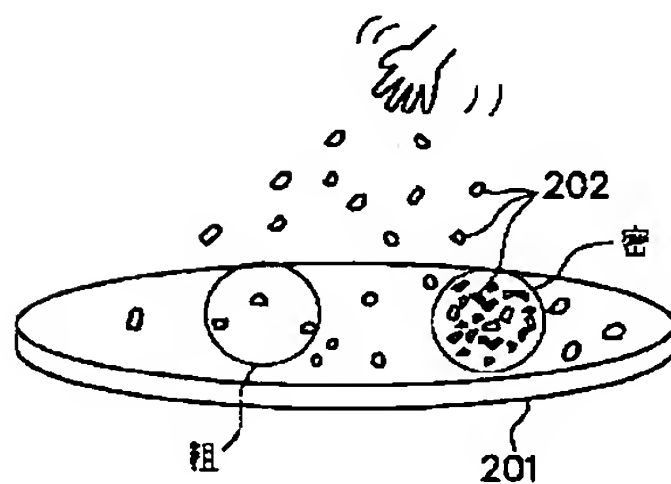
【図6】



【図8】



【図9】



フロントページの続き

(72)発明者 橋野 英児
富津市新富20-1 新日本製鐵株式会社技
術開発本部内
(72)発明者 佐藤 節雄
富津市新富20-1 新日本製鐵株式会社技
術開発本部内

(72)発明者 荒木 隆一
富津市新富20-1 新日本製鐵株式会社技
術開発本部内
Fターム(参考) 3C047 FF08 FF09
3C063 AA02 BB02 BB23 BC02 CC09
EE26 FF23 FF30